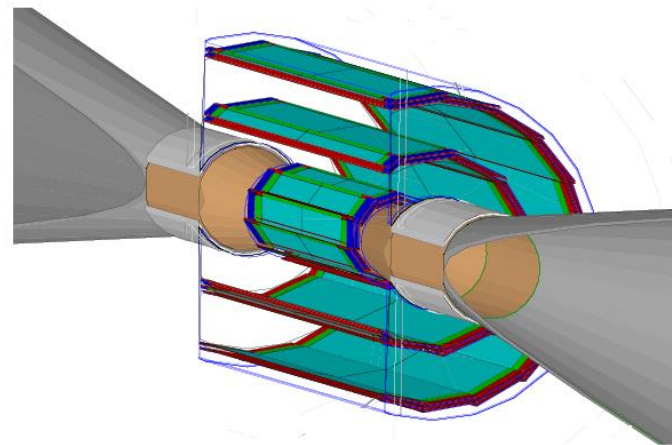
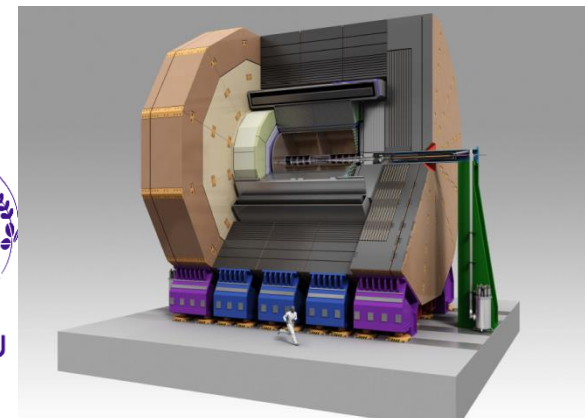




崩壊点検出器

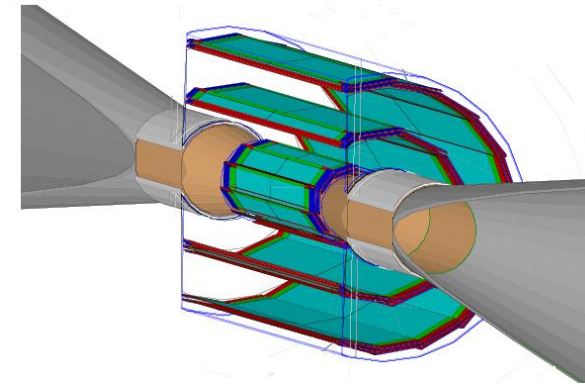


石川 明正
(東北大学)



物理と崩壊点検出器

- 崩壊点検出器の役割
 - ジェットフレーバーの同定
 - ジェットが b クォーク起源か、c クォーク起源か、u,d,sクォークまたはグルーオン起源か 区別する
 - 高運動量領域での運動量分解能の改善
 - 低運動量の飛跡再構成
- ジェットフレーバー同定はどんな物理に重要？
 - 結合定数測定
 - ヒッグスがダイジェットに崩壊する確率は70%ぐらい
 - bb : 57.7%
 - cc : 2.9%
 - gg : 8.6%
 - こいつらを分離しなくては結合定数は求まらない
 - ヒッグス自己結合などのレアプロセスの測定
 - $e^+e^- \rightarrow ZHH \rightarrow (qq)(bb)(bb)$, $e^+e^- \rightarrow \nu\nu HH \rightarrow \nu\nu (bb)(bb)$
 - 生成断面積は $O(100)$ ab 程度 $\rightarrow 1ab^{-1}$ ためでも $O(100)$ events しか生成されない。
 - bクォークを含まない膨大な背景事象 $O(100)fb$ を抑制する



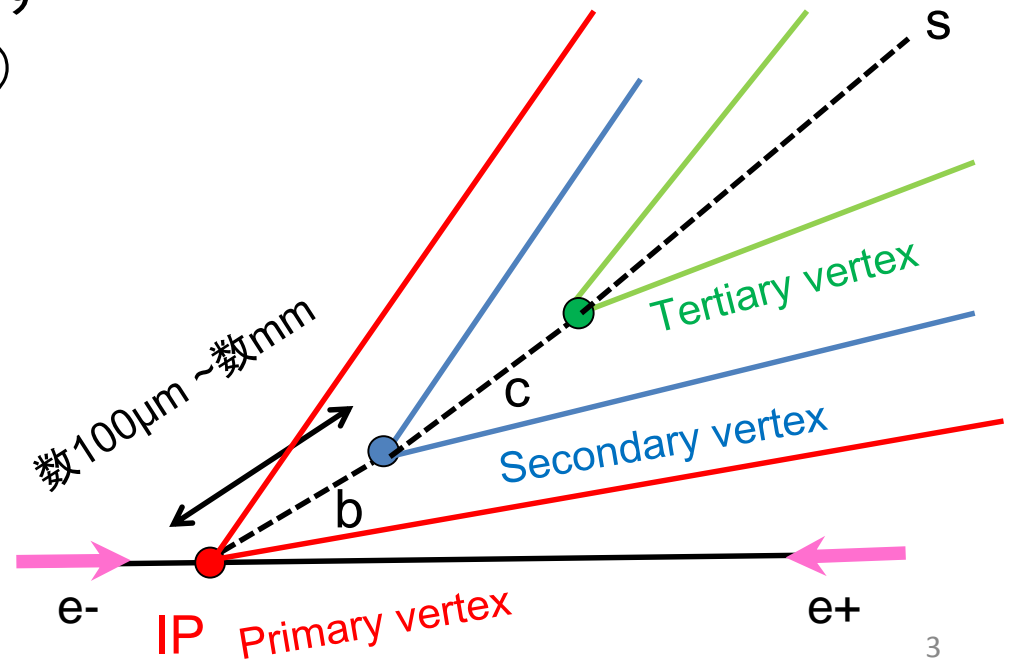
どうやってジェットフレイバーを区別する？

- b,c ハドロンは $O(1)$ ps 程度の短い寿命を持つので、衝突点から少し飛んで (B中間子だと $c\tau \sim 450\mu\text{m}$) 崩壊する
 - ほぼビームパイプの中で崩壊する。
 - 崩壊は $b \rightarrow c \rightarrow s$ のようなチェイン。

なぜb,cクォークが ps 程度の寿命を持つか？
 ミューオンの寿命は $2\mu\text{s}$

$$\Gamma = \frac{\hbar}{\tau_\mu} = \frac{G_F^2}{192\pi^3(\hbar c)^6} \cdot (m_\mu c^2)^5 \cdot (1 + \epsilon)$$

- 衝突点から離れた崩壊点を探す
- 反応点の数 (衝突点 + 崩壊点)
 - $3 \rightarrow b, 2 \rightarrow c, 1 \rightarrow \text{udsg}$
- 離れた崩壊点での質量
 - b,cは重い
 - B中間子 5.279GeV
 - D中間子 1.869GeV



崩壊点を数 μm で測定する事が重要

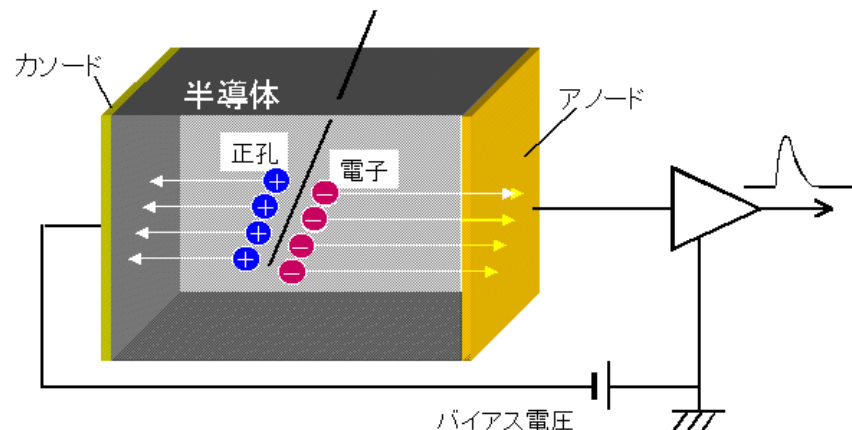
シリコン半導体検出器

- **位置分解能が良い**
 - 位置分解能 $O(1)\mu\text{m}$
 - ガス検出器は良くて $50\mu\text{m}$
- **高精細である**
 - 崩壊点の位置精度は衝突点に近いほど上がる
 - チャンネル数が多く占有率を下げられるため、**背景事象が多い衝突点近傍に配置**できる
- **センサー形状の違いによる二種類の半導体検出器**
 - **ピクセル検出器**
 - センサー $5\sim 30\mu\text{m}$ 角の正方形(場合によっては長方形も)
 - 3次元の情報
 - 大面積をカバーできる
 - **ストリップ検出器(ストリップ=ひも)**
 - センサー 長さ数cm 幅 $O(100)\mu\text{m}$ 紐状の電極
 - 2次元の情報
 - 大きくするのは難しい
- **ピクセル検出器の方がより高精細な為、占有率が低く、より衝突点近傍に設置できる。**
- **ただし**
 - 放射線耐性が要求される
 - チャンネル数が多いため読み出しに時間がかかる



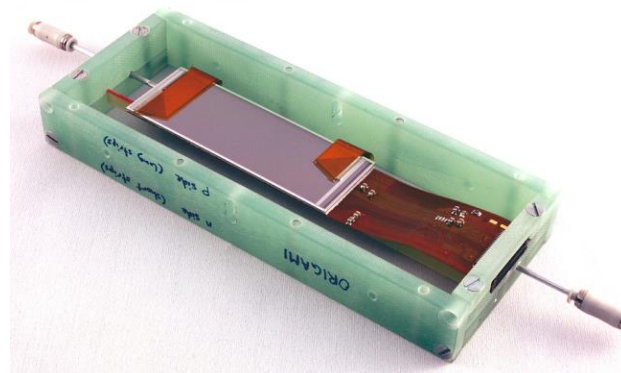
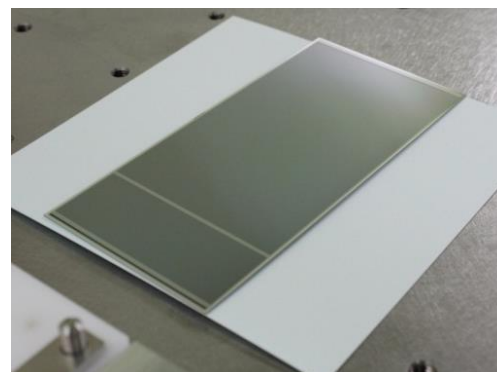
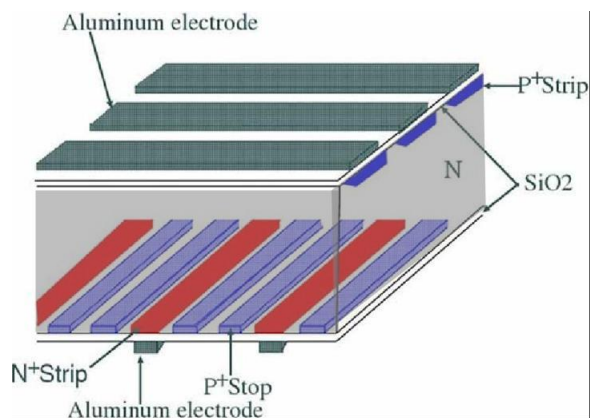
原理

- 高速の荷電粒子がシリコンを通過するとシリコン中に電子とホールペアを作る
 - 8000電子ホールペア/100 μm (1ペア/3.64eV)
 - ガス検出器だと大体 O(100)電子イオンペア/cm (1ペア/O(100)eV)
- シリコン中に電場(逆バイアス)をかけ、生成された電子とホールが電極に向かってドリフトさせる
- 電極から電子・ホールを検出する。
- 電子回路で増幅し読み出す



ストリップ検出器

- LEP, HERA, Tevatron, Belle, Babar などの実験ではストリップ検出器を崩壊点検出器に用いていた。
- Belle II SVD (DSSD 浜ホト製)
 - 大きさ $12 \times 6 \text{ cm}^2$
 - 厚さ $320 \mu\text{m}$
 - ピッチ $\phi 50 \mu\text{m}$, $z 160 \mu\text{m}$



Double Sided Silicon Sensor

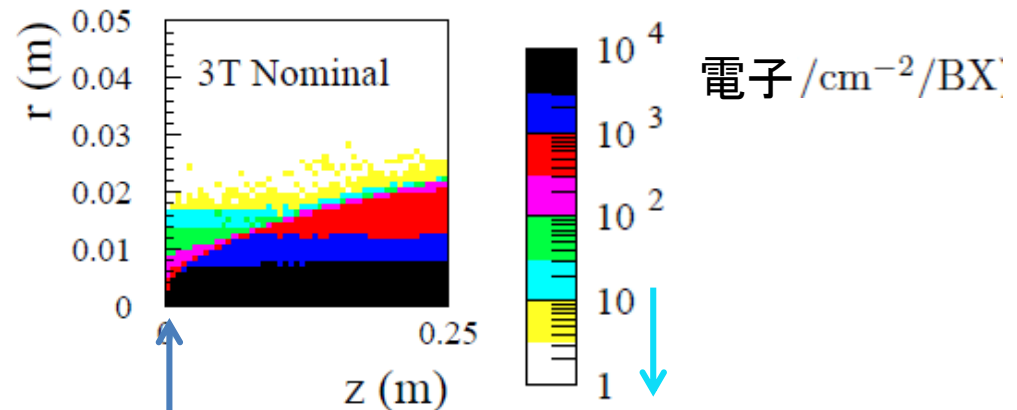
- しかし高輝度の実験LHC、Belle2、ILCなどでは占有率が問題になる為、崩壊点から離れたところに使われる
- 崩壊点検出器は占有率を抑えられる**ピクセル検出器**に取って代わられた

ILCでの崩壊点検出器への要求

- Impact Parameter 分解能
 - $\sigma_b = 5 \oplus 10/p\sin^{3/2}\theta [\mu\text{m}]$
 - 第一項: 固有位置分解能
 - 検出器の位置分解能に寄る
 - 第二項: クーロン多重散乱
 - 検出器の物質長に寄る
- 位置分解能
 - 3 μm 以下
- 物質長(放射長)
 - 0.15%/layer
 - 320 μm 厚のシリコンだと 0.34%
- 最内層の半径
 - R=1.6cm for B=3.5T
- 占有率
 - A few % 以下

$\sigma = a \oplus b/p\sin^{3/2}\theta$	LEP	SLC	LHC	RHIC	ILC
a [μm]	25	8	12	13	5
b [$\mu\text{m GeV}/c$]	70	33	70	19	10

ペアバックグラウンドの量
衝突点に近くなると桁違いに上がる



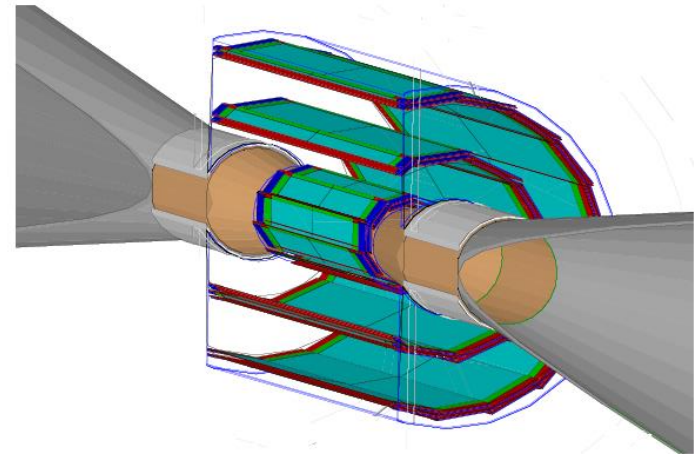
衝突点

ここ以下じゃ無いと背景事象が多くて機能しない

ILC崩壊点検出器の構造と放射線量

- 6レイヤー
 - ダブルレットが3つ
 - 最内層ダブルレットのどちらかのレイヤーが鳴れば良い崩壊点分解能を得られる
 - ダブルレットの二つのヒットをtrackingをする際に pairing することによりバックグラウンドヒットを拾いにくい
- 半径 1.6cm から6.0cmをカバー
 - 最内層は出来る限り反応点に近く
 - ストリップ検出器の占有率が高い領域をカバー

	R (mm)	$ z $ (mm)	$ \cos \theta $
Layer 1	16	62.5	0.97
Layer 2	18	62.5	0.96
Layer 3	37	125	0.96
Layer 4	39	125	0.95
Layer 5	58	125	0.91
Layer 6	60	125	0.9

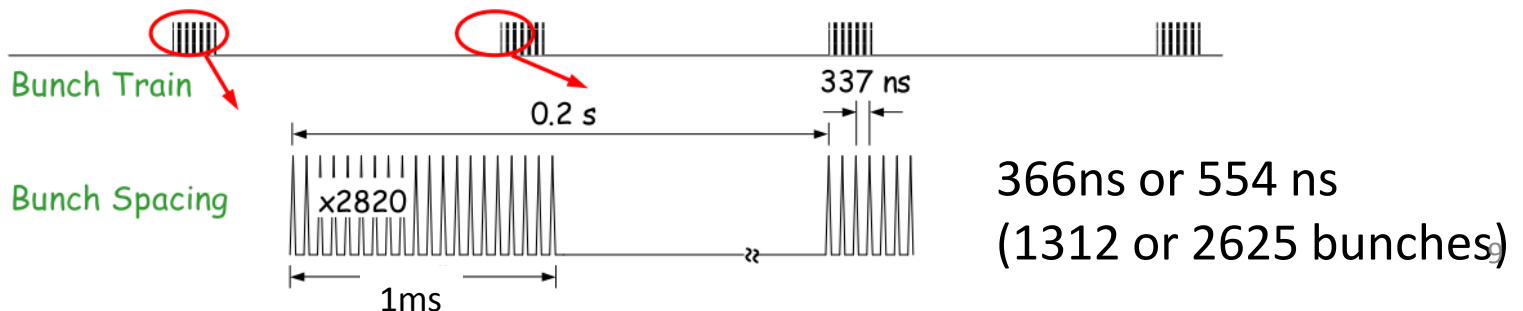


- 最内層の放射線量
 - 非イオン化ダメージ (Non ionizing energy loss)
 - 中性子 $1.9 \times 10^9 n_{eq} / \text{cm}^2 / \text{year}$
 - Pair background $2.3 \times 10^{10} n_{eq} / \text{cm}^2 / \text{year}$
 - イオン化ダメージ
 - Pair background+光子 50kRad/year
 - LHCと比較すると桁違いに小さい → 検出器の性能に特化できる

e.g. LHC
 $10^{14} n_{eq} / \text{cm}^2 / \text{year}$
16MRad/year

ILCでのトレイン構造と読み出し

- ILCのトレイン構造は特殊
 - 1312(2625)のバンチが1msのトレインを形成
 - トレインが200ms毎に衝突
 - 間の199msは電子ビームも陽電子ビームも通過しない
- 二つの読み出し方式
 - トレイン中1msの間に10回~100回程度(もしくはそれ以上)読み出す
 - ピクセルサイズ 20um程度
 - 190ms程度は電源を切る事が可能であり、電力消費が少ない(はず)
 - 読み出し回数を増やすことにより占有率を下げる事ができる
 - トレイン中1msにヒット情報をためて、トレイン間199msに読み出す
 - ピクセルサイズ < 10um
 - 読み出しの最中にビーム起源の高周波ノイズが乗らない



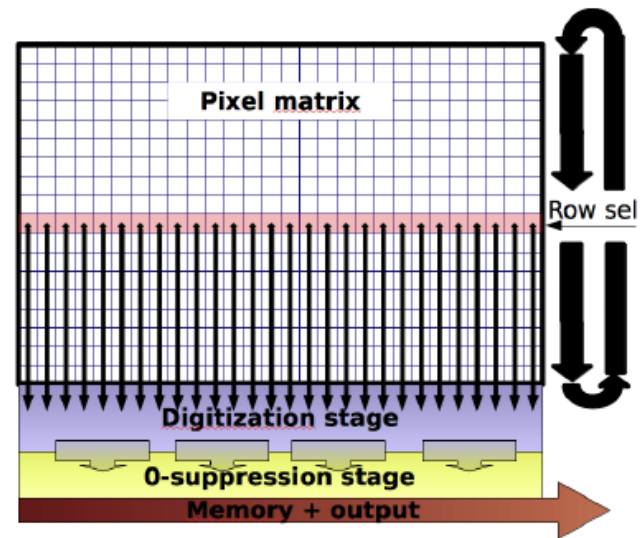
代表的なテクノロジー

- トレイン中読み出し
 - MIMOSA/AROM (仏)
 - DEPFET (独+西)
 - 3D(米、仏)
 - 最先端のテクノロジーであるためまだ情報がそれほど無い
- トレイン間読み出し
 - Chronopixel (米)
 - **FPCCD (日)**
 - SOFIST(日)
 - まだ代表的とは言えないがSOIテクノロジーを使った新しい検出器

他にもありますが、それほどアクティブに開発してない(ように思える)
将来的にさらに先進的なテクノロジーが出てくる可能性あり
崩壊点検出器は最後にインストールする検出器なのでまだまだ
開発する時間は残っている

ピクセル検出器の読み出し

- 1ピクセルに1つの読み出し回路を置くには回路面積が足りない。
- 1つの読み出し回路で複数のピクセルを読み出す。
- Pixel 検出器の column の端に読み出し回路を置き、row 番号を変えて読み出す。
 - 読み出しが一周する間隔をframeと呼ぶ。
 - 1ピクセルの読み出しに $O(100)$ ns程度かかるのでrow 1000pixelあるとすると1frameに $O(100)$ us程度の時間がかかる
- チャージの無いチャンネルの読み出しを行わない(Zero-suppression)
 - データ量を減らす
 - 検出器上に置くか新たなチップで行うかはテクノロジーに寄る

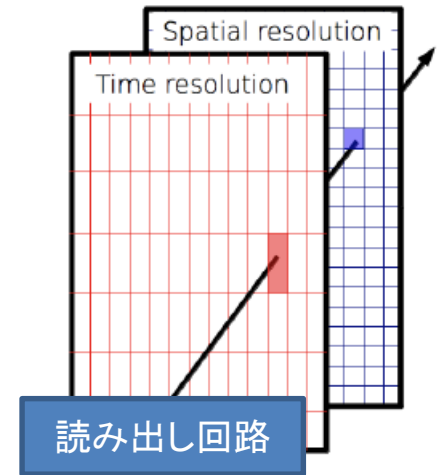
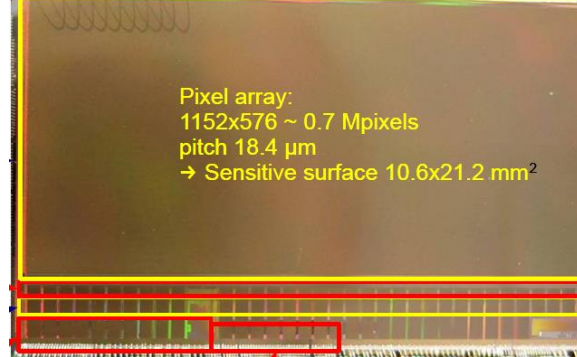


MIMOSA(CMOS)

Pixel array:
1152x576 ~ 0.7 Mpixels
pitch 18.4 μm
→ Sensitive surface 10.6x21.2 mm²

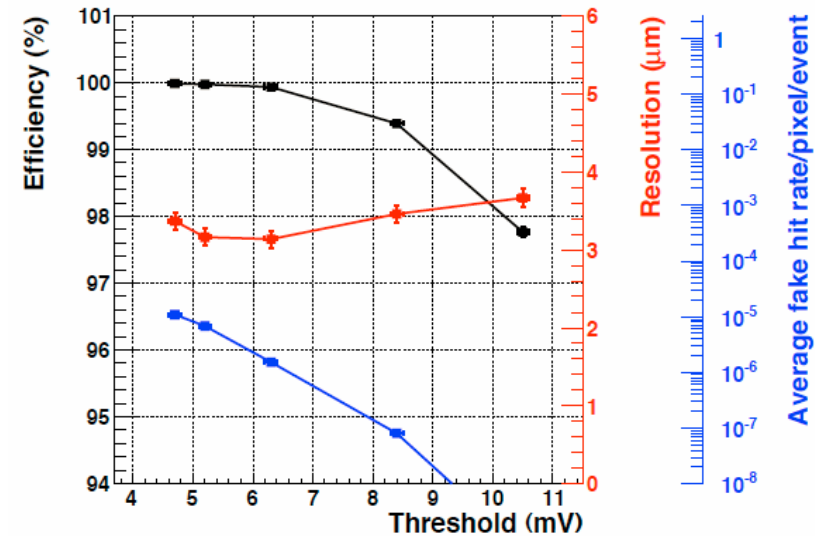
• CMOSテクノロジー

- 0.35 μm プロセス(本番用は0.18 μm)
- 最内層doubletは二つの機能の違うレイヤー
 - 位置分解能レイヤー
 - ピクセルサイズ 16 μm × 16 μm
 - 位置分解能3 μm 、読み出し時間50 μs /frame
 - 時間分解能レイヤー
 - ピクセルサイズ 16 μm × 64 μm
 - 位置分解能6 μm 、読み出し時間10 μs /frame
 - 両方レイヤーともバイナリー読み出し
 - Charge sharing をすることにより分解能が $a/\sqrt{12}$ より良くなる
- 外層はアナログ読み出し
 - ピクセルサイズ
- ローリングシャッター読み出し
 - センサーの端に読み出し回路を置いて、ピクセルを順次行毎に読み出す
 - 1トレインの間に10回から100回程度読み出す。
- 放射線耐性 1Mrad, 10^{13} n_{eq}/cm²
 - 10Mrad, 10^{14} n_{eq}/cm² も視野
- STAR実験に採用(MIMOSA-28)



MIMOSA26のビームテスト

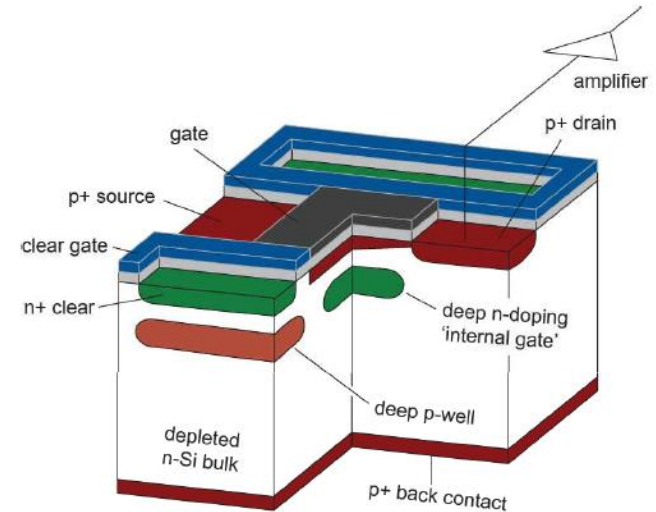
- STAR実験のプロトタイプ
- 0.35 μm プロセス
- Pixel Pitch 18.7 μm
- 読み出し時間 100 $\mu\text{sec}/\text{frame}$
- 位置分解能 3 μm に達していない
 - Pixel pitch を改善すれば達成できる？



DEPFET (DEPLETED Field Effective Transistor)

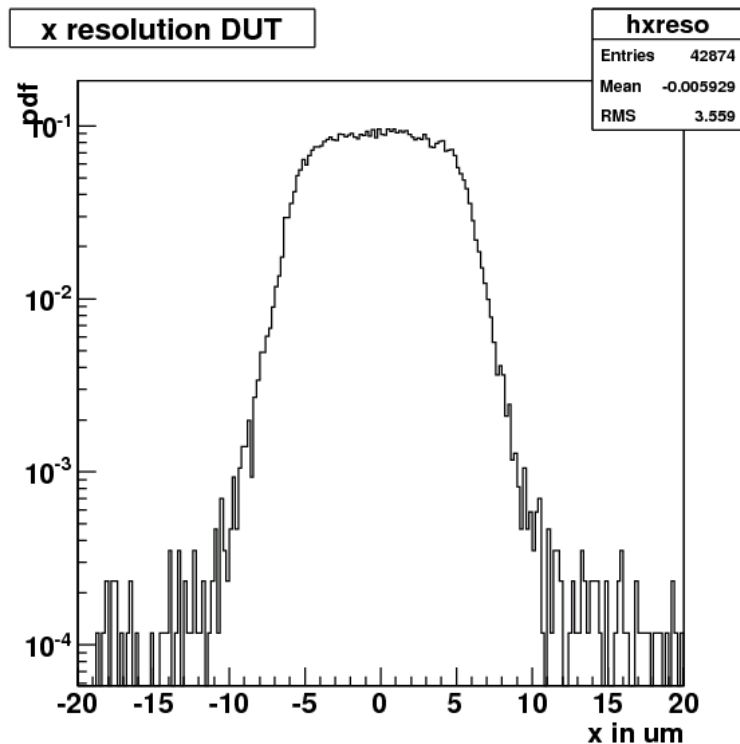
- 全空乏型電界効果トランジスタ

- PチャンネルのFET
- N+ をバルクに作り gate の下に電荷が集まるようにし、トランジスターで電流を増幅
 - $g \sim 400 \text{ pA/e}^-$
 - 読み出しが終わったら電荷をクリアする
- ピクセルサイズ 20 μm
 - 800M pixel in total
- ローリングシャッター読み出し
 - 最内層 50ns/row, 50 μs /frame
 - 外層 250ns/row, 250 μm /frame
- 放射線耐性 1Mrad, $10^{12} \text{ n}_{\text{eq}}/\text{cm}^2$
- Belle II 実験で採用
 - ただ放射線耐性が問題($\sim 1 \text{ Mrad/year}$)



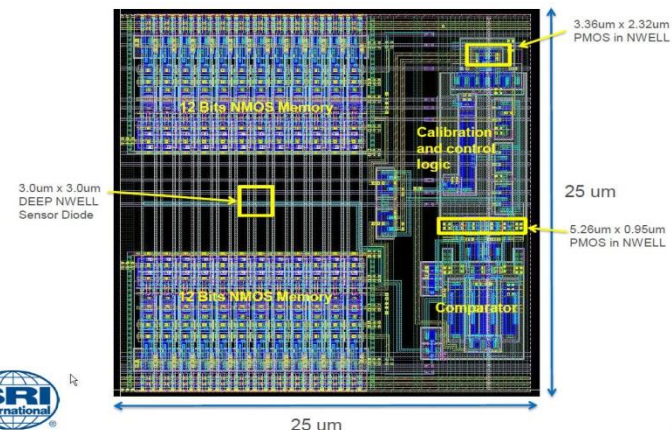
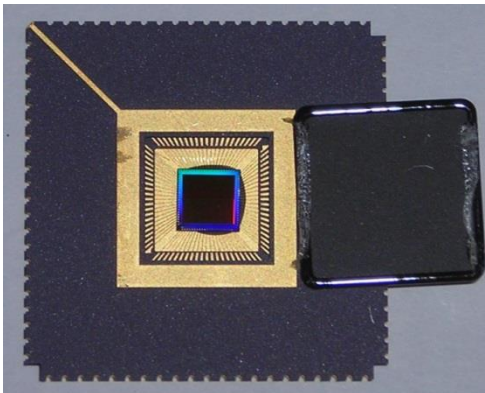
DETFETのビームテスト

- テストビーム with $20\mu\text{m}$ 角, $50\mu\text{m}$ 厚 DETFET
 - ビームテストでの分解能 $3.5\mu\text{m}$
 - $50\mu\text{m}$ の厚さだと charge sharing が十分でない
 - $450\mu\text{m}$ 厚だとOK



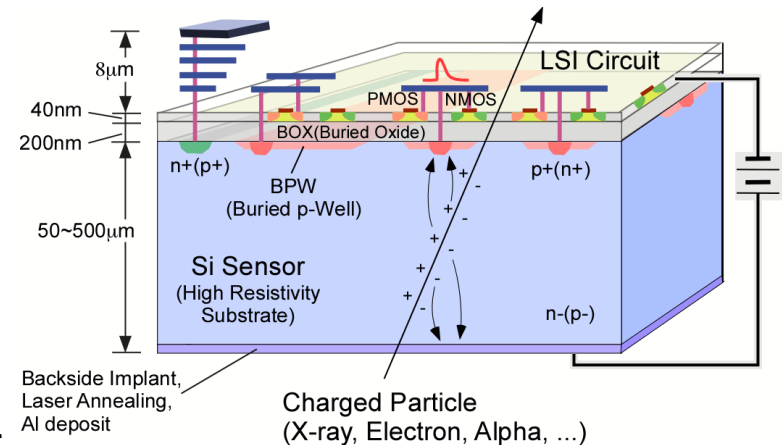
Chronopixel

- バンチ時間情報をピクセル内部のメモリに記録
 - バイナリー読み出し(ヒットがあったか無いかの情報、電荷情報は無し)
 - メモリはそれぞれのピクセルに2つある
 - トレインあたり二つのヒットまで対応できる
- トレイン間に読み出す
- ピクセルサイズ 10 μ m角
 - 45nmプロセス
 - 細かいプロセスが必要なので高価
 - 分解能 $10/\sqrt{12} = 2.9\mu$ m
 - 現在 90nmプロセスで25 μ m角
 - 12.5 μ m角(分解能3.6 μ m)までしか出来ないかもと予想されてる
 - 12bit \times 2 のメモリによりすべてのバンチを区別できる



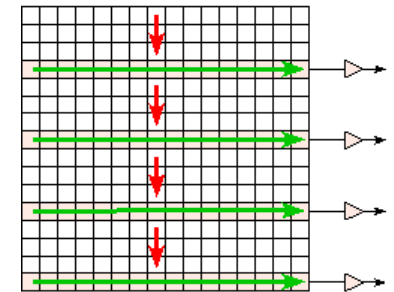
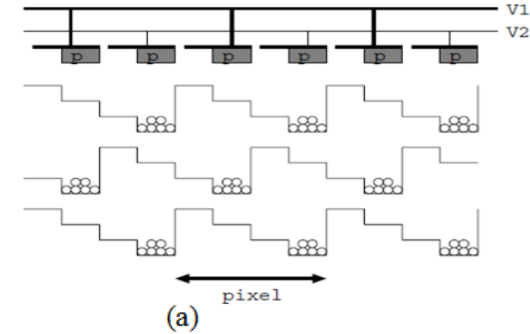
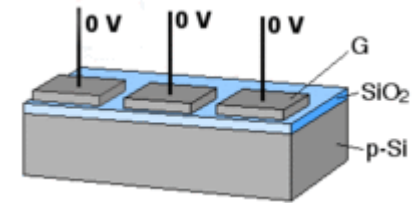
SOFIST

- SOI技術を用いた崩壊点検出器
- SOI sensor for Fine measurements of Space and Timing
- 0.20 μm プロセス
 - Lapis semiconductor (旧OKI)のプロセス
- ピクセルサイズ 20 μm 角
- Chronopixel のアナログ版
 - 各ピクセルに二つのアナログメモリも載せる
 - Column の端に ADC を載せてトレイン間に読み出す
- 現在、1st prototype chip をサブミット
 - ただし、時間情報についてはカウンターを載せていないため情報は無い。



FPCCD

FPCCD



FPCCD

1pixel $5 \times 5 \mu\text{m}^2$

ATLAS pixel

1pixel $50 \times 400 \mu\text{m}^2$

ATLAS IBL

1pixel $50 \times 250 \mu\text{m}^2$

Fine Pixel CCD (高精細CCD)

- 読み出しはトレイン間
 - 電荷を1トレイン分ためる
- CCDなので読み出しは端にしかついていない
- バケツリレーのように電荷を転送し読み出す
 - ピクセル内のポテンシャル井戸を電圧で制御し転送
- アナログ読み出し
- **ピクセルサイズ $5 \mu\text{m}$ 角**
 - 仮にデジタルで読み出しても $1.4 \mu\text{m}$ の分解能
 - 3~6レイヤーは $10 \mu\text{m}$ 角
- 多ピクセルなので占有率が低い
- 有感層の厚さ $15 \mu\text{m}$
 - 全体の厚さ $50 \mu\text{m}$
- 全空乏化
- 読み出し回路
 - 読み出し速度 $> 10 \text{Mpixel/sec}$
 - ノイズ < 30 電子
 - 電力消費 $< 6 \text{mW/ch}$ (総電力 $\sim 35 \text{W}$)

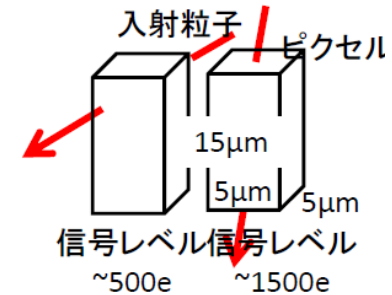
FPCCDの特徴的な点

• 利点

- **位置分解能**が他のテクノロジーより良い
 - バックグラウンドが無ければジェットフレーバーの同定が良い
- トレイン間読み出しなのでビーム通過の際の高周波ノイズを受けない
 - SLD で問題になりました
- トレイン間に電源をオフにしないため、ローレンツ力による振動が無い

• 欠点

- 放射線耐性が他のテクノロジーより弱い
 - 電荷転送効率が悪化するがILC程度の中性子量であれば十分
 - ペアバックグラウンドからの電子・陽電子の方が問題
- 斜め入射だと電子ホールペアの数が少ない
 - $5\mu\text{m} \rightarrow 400e^-$
 - 低雑音読み出し回路が必要
- 電荷転送効率は放射線により悪化ため-40度に冷やすクライオスタットが必要
 - 0.17eV や0.42eV にトラップ準位が形成
 - -40度まで冷やすことにより回避できる
 - 物質量が増える

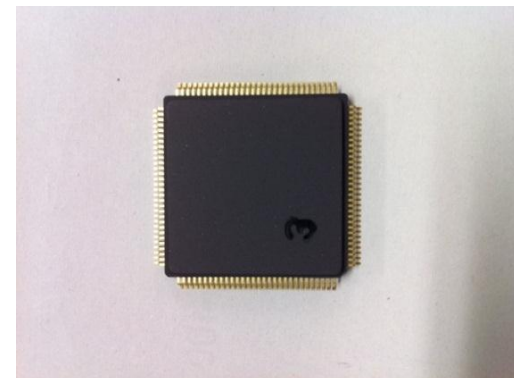
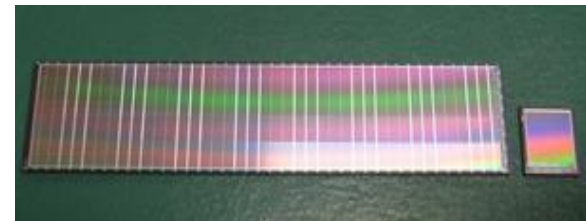


開発されたFPCCDと読み出し回路

- FPCCD
 - 現在6 μm 角まで開発
 - 6 μm 角の動作検証中
 - 目標の5 μm まであと一息
 - 厚さ50 μm の目標を達成
 - 長さ6cmの大型チップを開発



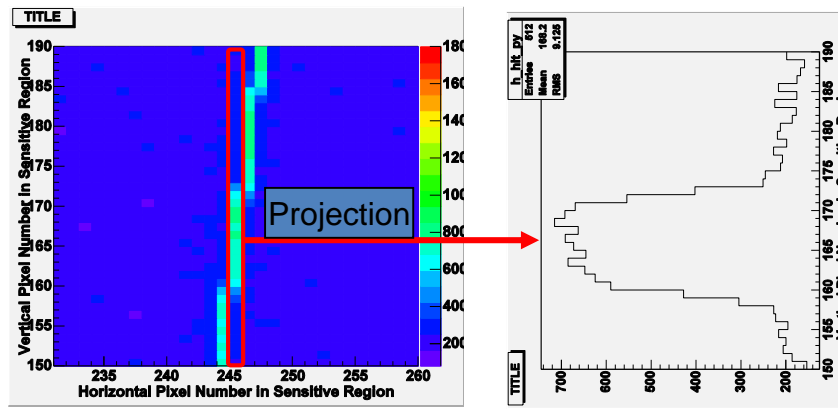
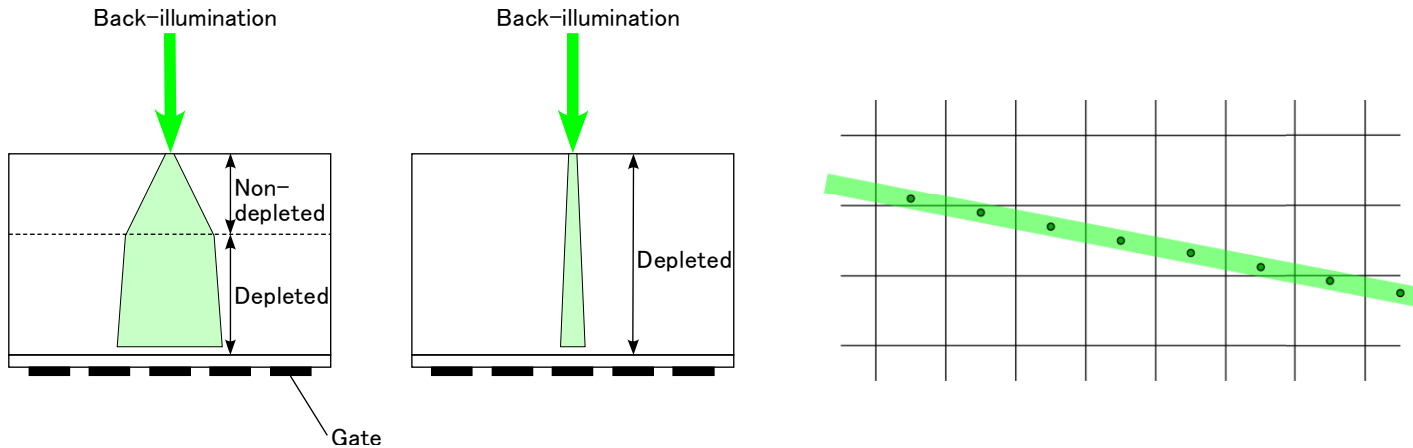
- 読み出し回路
 - 第二次試作
 - 速度 ○
 - ノイズ ○
 - 消費電力 ×
 - 第三次試作
 - 速度 ○
 - ノイズ ○
 - 消費電力 ○



全空乏化センサーの開発

- 全空乏化CCDの開発

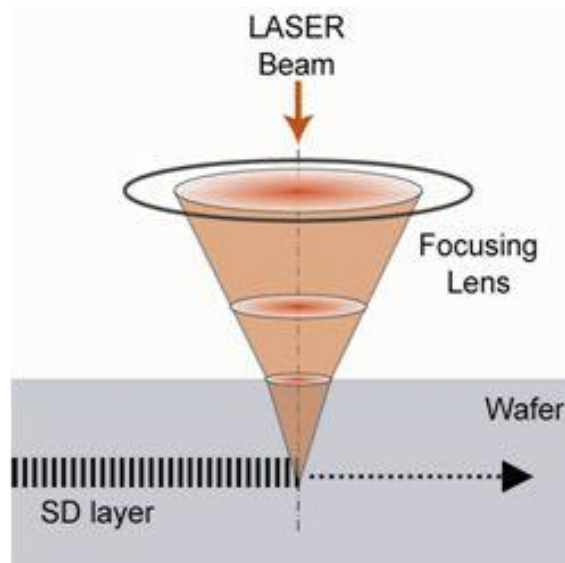
- 逆バイアス電圧をかけて電子とホールが無い領域を作る→空乏化
- 全空乏化していると電荷の広がりを抑えられる
- 背面照射タイプのCCDに線状にフォーカスしたレーザーを照射
- 信号の広がりを観測して全空乏化を確認



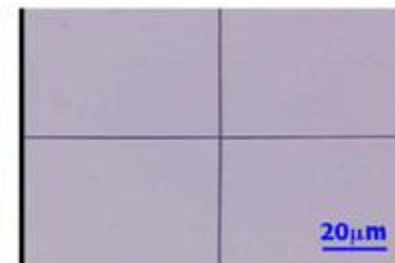
薄型センサーの開発

• センサーの薄型化

- 機械的グランド(研削)による薄型化
- ステルスダイシング(レーザーによってシリコンの内部を切る事)によってウェハーから切り出す
- 50 μm の薄型化チップを製作
- 暗電流の増加は認められなかった

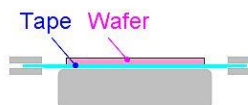


Blade Dicing

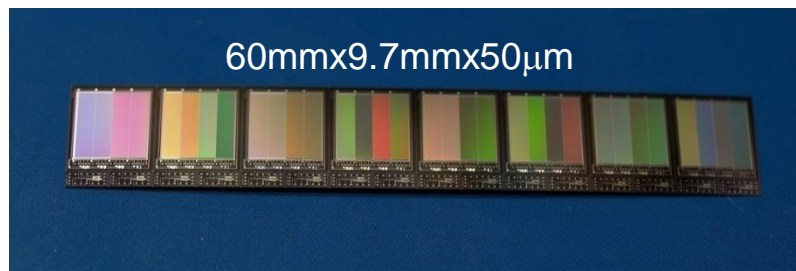
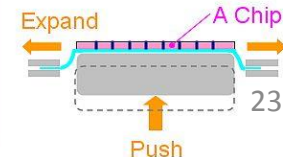
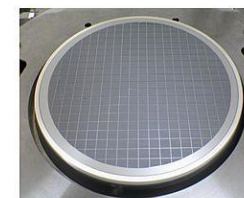


Stealth Dicing

エキスパンド前

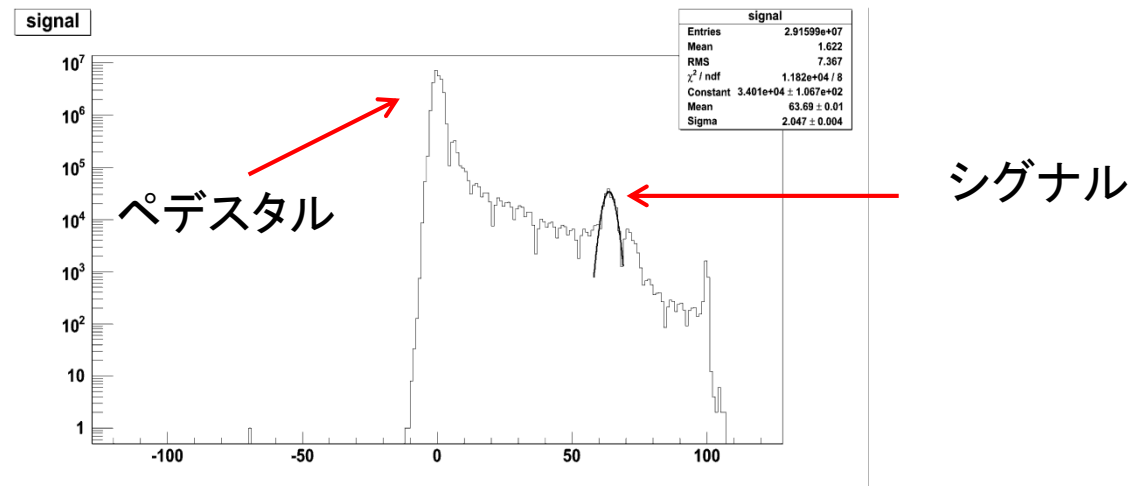


エキスパンド後



電荷転送効率の測定

- 実機では電荷を13000回程度転送する。
 - 電荷転送効率が 99.999% 程度無いと転送後の電荷が小さくなりSNが悪化
- Fe55 からの 5.9keV のX線を照射し転送効率を測定



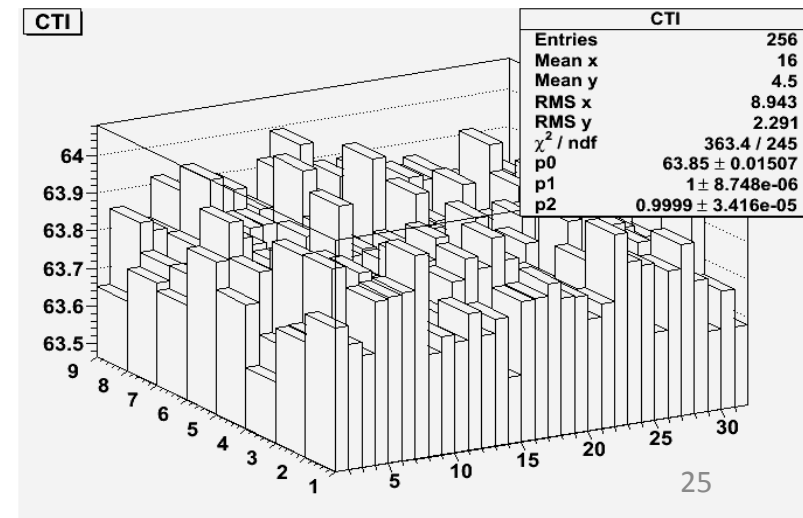
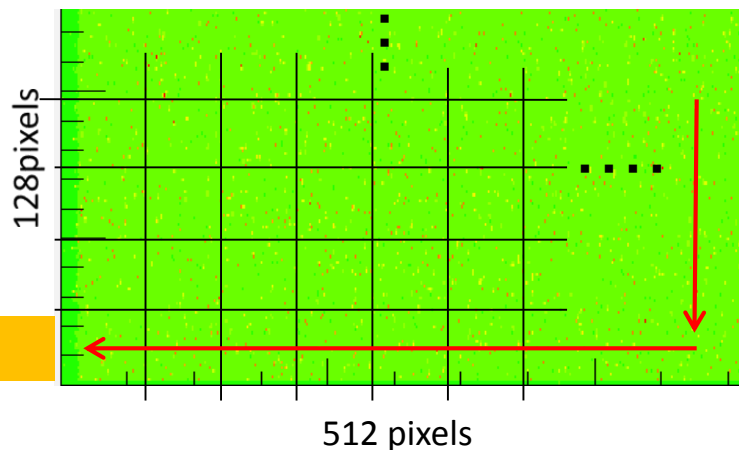
- 電荷転送効率(CTE : charge transfer efficiency)
- 電荷転送非効率(CTI : charge transfer inefficiency)
 - $\text{CTI} = 1 - \text{CTE}$

電荷転送非効率の測定結果

- Fe55のレートがそれほど高くないので16x16ピクセル単位で解析する。
 - 転送回数が1回の時と501回の時では電荷が CTE^{500} 倍
 - 転送効率は水平と垂直で異なる
 - CTI

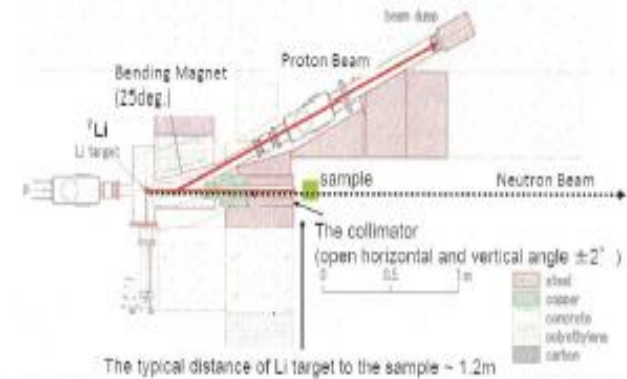
水平方向 : $(1.844 \pm 0.547) \times 10^{-6}$

垂直方向 : $(4.660 \pm 2.135) \times 10^{-6}$



中性子照射試験@東北大学CYRIC

- セットアップ
 - 70MeVの陽子を6mm厚のLiターゲットに照射
 - ほぼモノクロ(65MeV)の中性子が発生
- ILC環境での約26年分の中性子を照射



Plastic scintillator



Neutron beam line

1.25m

0.65m

0.10m

Li target



CCD set



Liquid scintillator

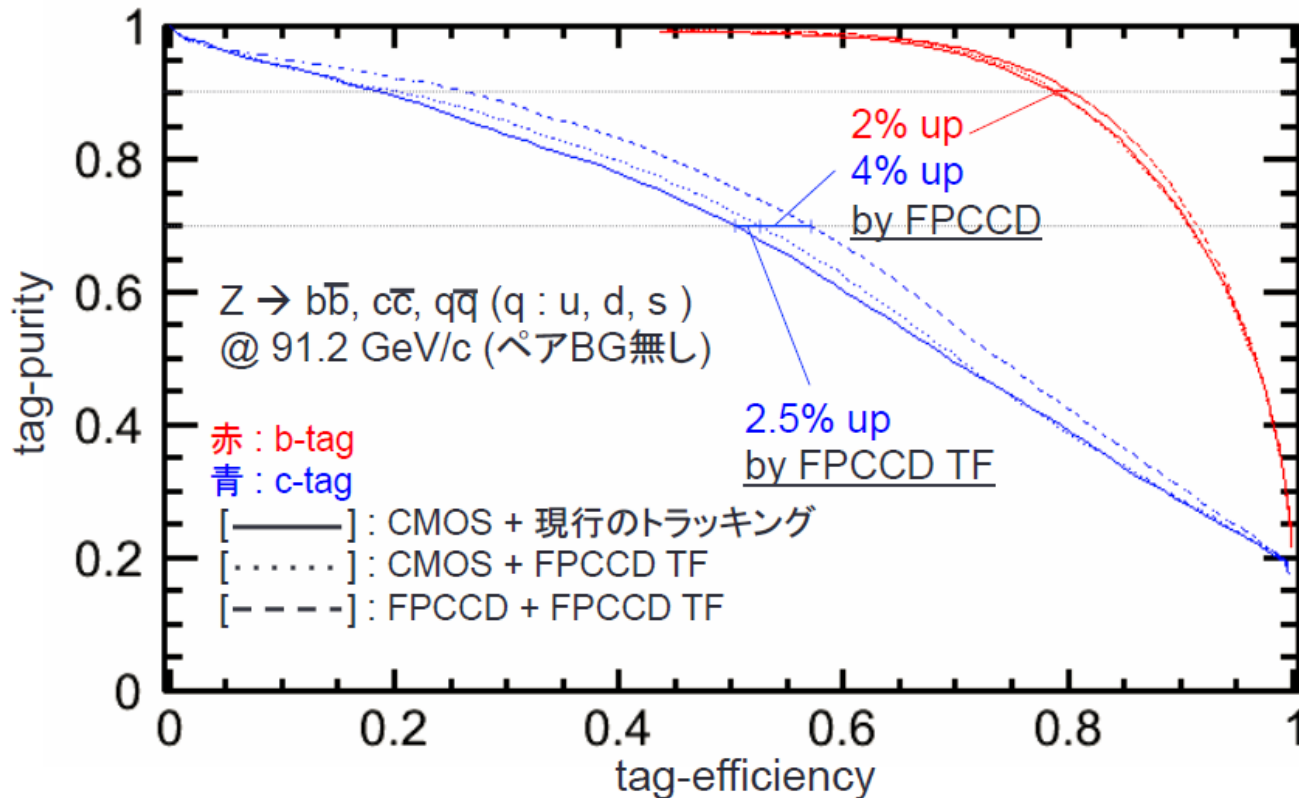
中性子照射前後のCTI

- 結果は村井君のトークを楽しみにして下さい。

FPCCDとジェットフレイバー同定

ジェットフレーバー同定w/oペアBG

ペアBGが無い時のフレーバータグの性能評価



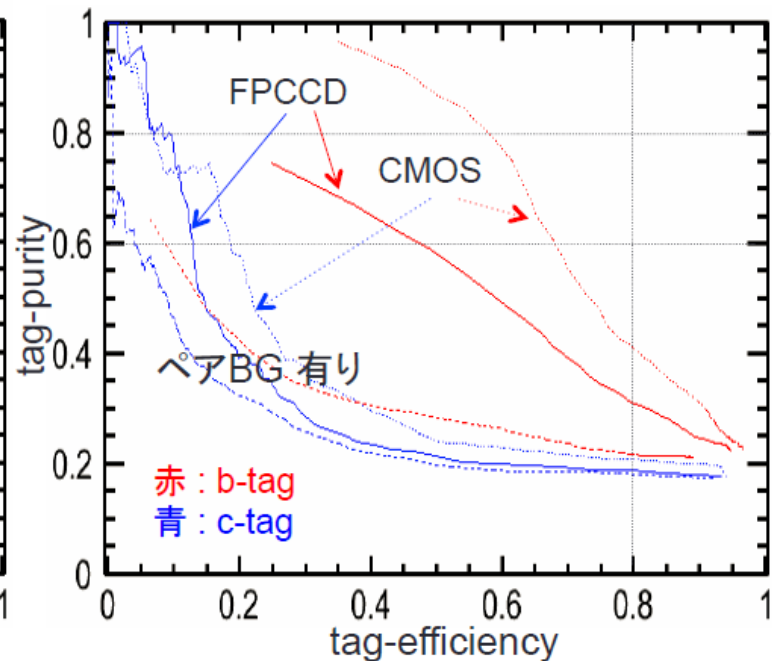
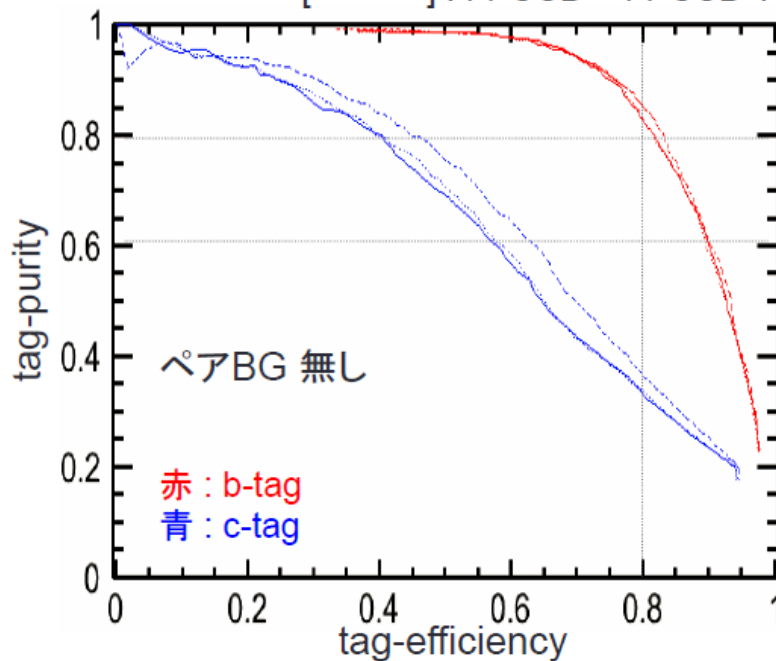
- FPCCDTrackFinderによりpurity 70% のc-tag efficiency が 2.5% 改善
- FPCCD崩壊点検出器を使用することで
 1. purity 90% のb-tag efficiency を 2% 改善
 2. purity 70% のc-tag efficiency を 4% 改善

ジェットフレーバー同定w/ペアBG

ペアBGが有る時のフレーバータグの性能評価1

$Z^* \rightarrow b\bar{b}, c\bar{c}, q\bar{q}$ ($q : u, d, s$) @ 250 GeV

[—] : CMOS + 現行のトラッキング
 [.....] : CMOS + FPCCD TF
 [----] : FPCCD + FPCCD TF



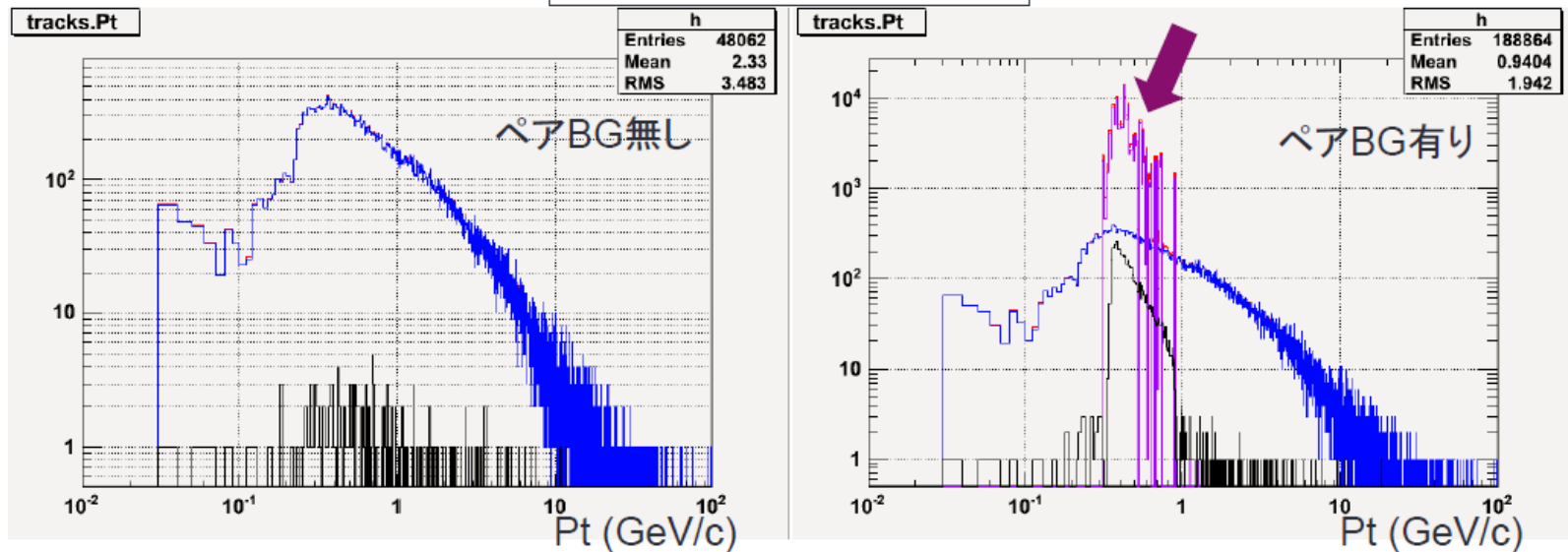
- ペアBGによってフレーバータグの性能は低下する
- ペアBGが有る時も 現行のトラッキング より FPCCD TF の方が優勢
- ペアBGが有る時は FPCCD より CMOS の方が優勢

ペアBG

再構成されたb-jet 中にあるトラックの P_T 分布

(FPCCD + FPCCDTFの場合)

red: 全トラック
 blue: purity > 0.75 のトラック
 black: purity < 0.75 のトラック
 purple: ペアBG のトラック



- フレーバータグの性能悪化は、
 大量のペアBGがb-jetの再構成に誤使用されるため

ペアバックグラウンド抑制

ペアBGTトラックを落とすためのトラックの要求

トラックの要求: **SIT hit ≥ 1** || **TPC hit ≥ 10** || **$|\cos\theta| > 0.9$**

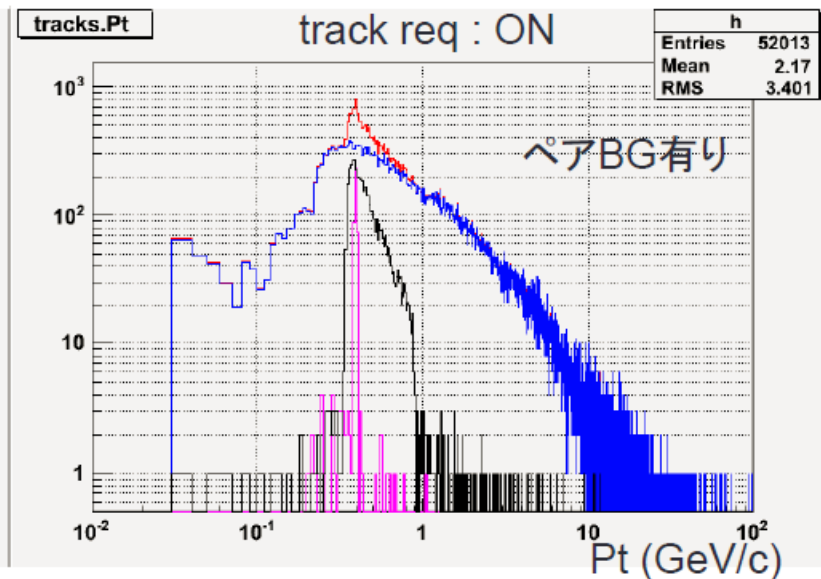
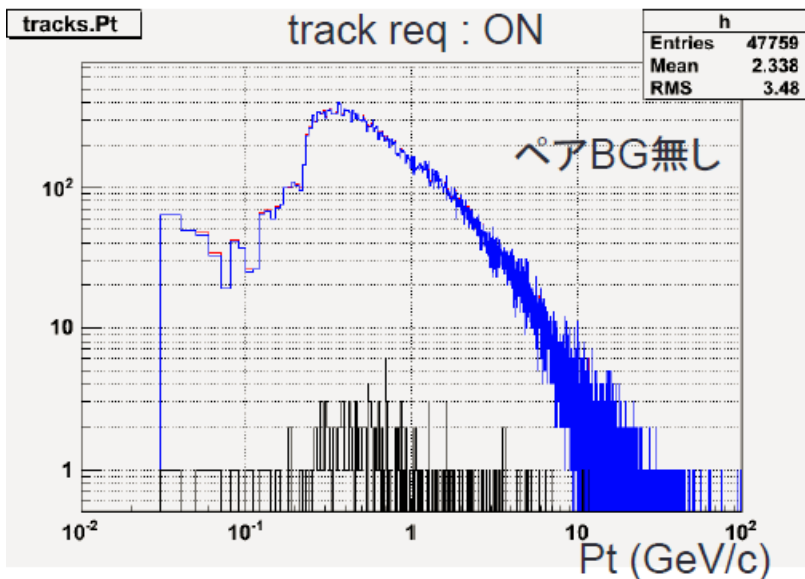
← 多くのペアBGTトラックは SIT、TPCのヒットを持たない

← $|\cos\theta| > 0.9$ のトラックはSIT、TPCのアクセプタンスを考慮して
SIT、TPCのヒットを要求しない

red: 全トラック,

blue: purity > 0.75 のトラック,

black: purity < 0.75 のトラック, purple: ペアBG のトラック

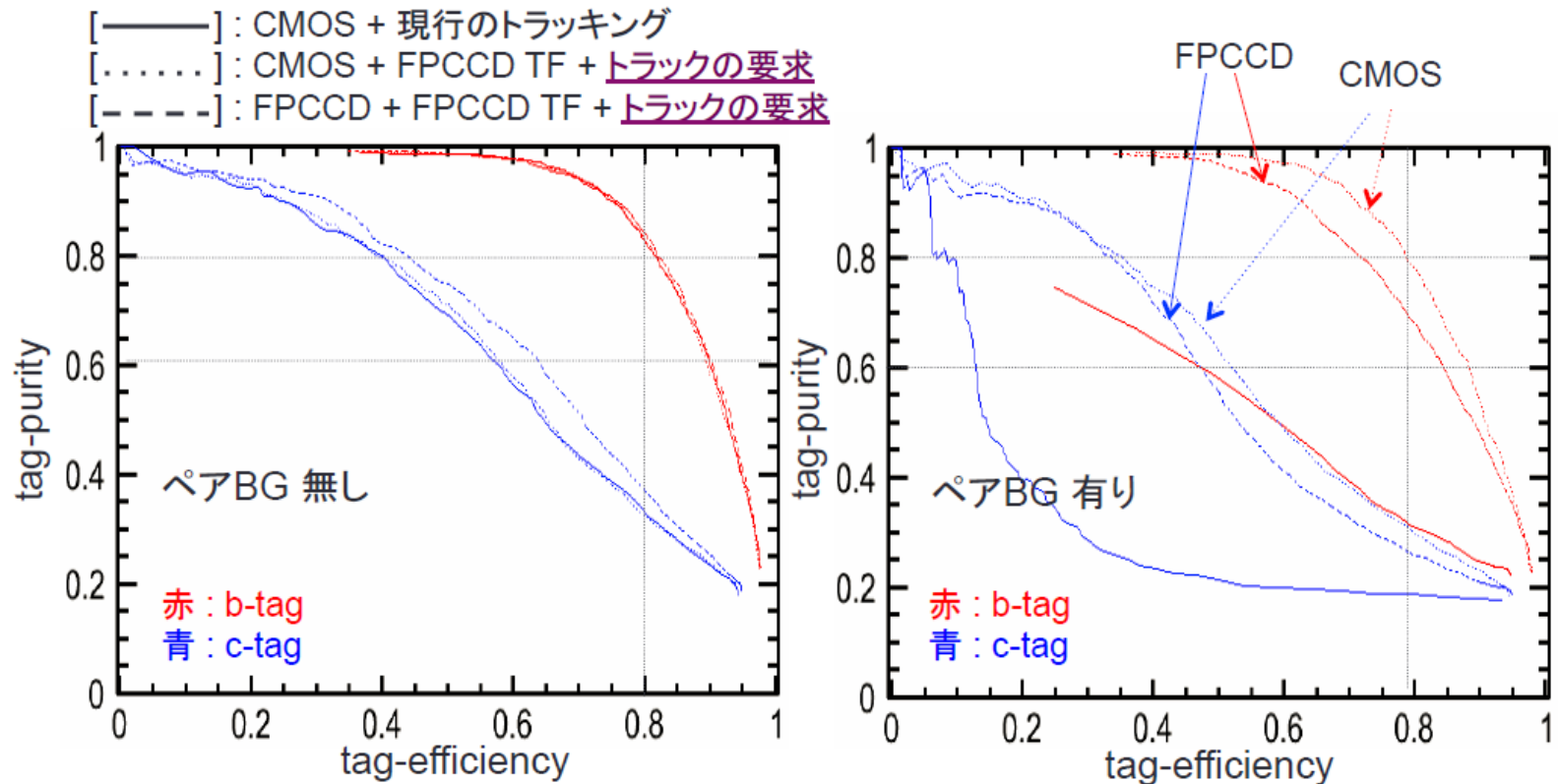


トラックの要求によりペアBGTトラックが大幅に減少した

ジェットフレーバー同定w/ペア抑制

ペアBGが有る時のフレーバータグの性能評価2

$Z^* \rightarrow b\bar{b}, c\bar{c}, q\bar{q}$ ($q: u, d, s$) @ 250 GeV

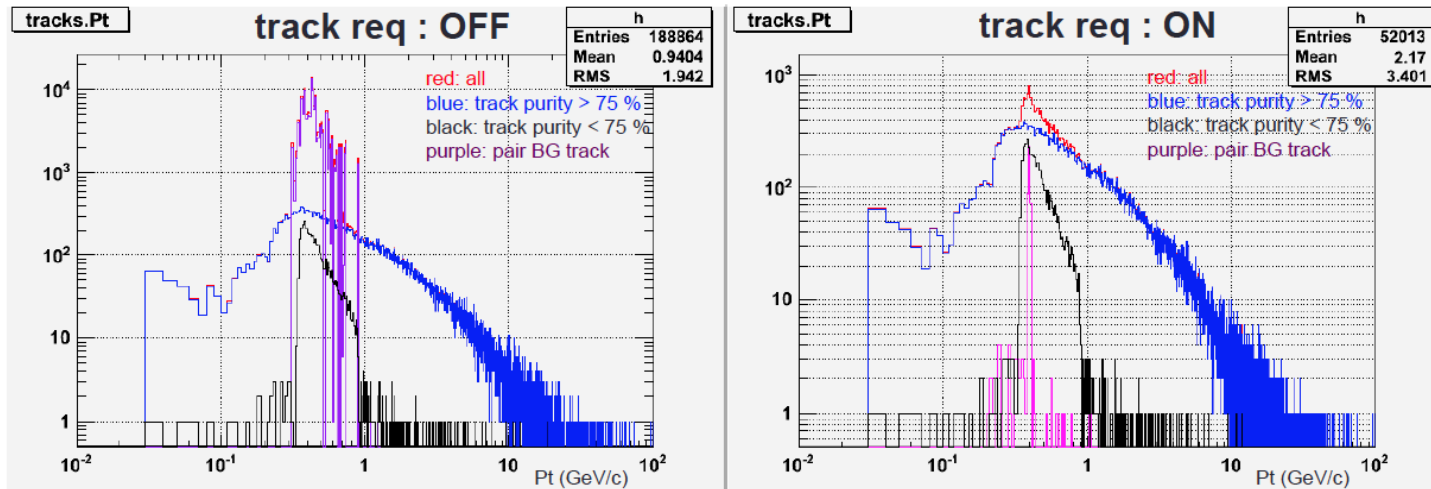


- トラックの要求により悪化がある程度抑えられる
- 依然としてペアBGが有る場合はFPCCDはCMOSより劣勢

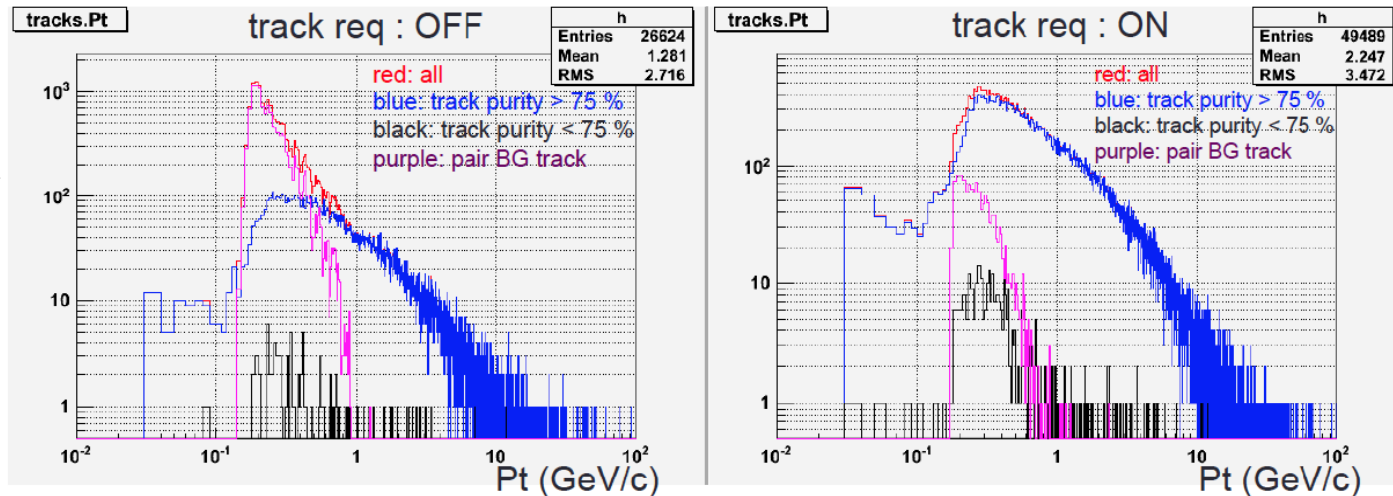
MIMOSAとの比較

- 時間分解能の良い CMOS の方が pair BGの影響が少ない

FPCCD



MIMOSA



FPCCDの今後の課題

- センサー
 - 5 μ m角
 - 放射線耐性の改善
- 性能評価
 - ハドロンビームテストによる
 - 位置分解能の測定
 - 電荷転送効率の測定
- クライオスタット
- データ転送チップ
- 低物質質量構造体
 - 薄くて軽いラダー
- ソフトウェア開発

まとめ

- 崩壊点検出器はジェットフレーバーの同定のために必須
- 崩壊点検出器は半導体ピクセル検出器を用いる
 - テクノロジーは多数
 - すべての要求を満たすテクノロジーはまだ無い
 - MIMOSAが一番近いと思われるがEMIについて真面目に考える必要がある
 - 将来的に新たなテクノロジーが開発される
- FPCCDは最も位置分解能が良いテクノロジー
- 実験開始4~5年ぐらい前までにテクノロジーを完成させ、製作する。
- ジェットフレーバー同定を改善するには時間分解能の良い検出器が必要
 - すべてのヒットのバンチタイミングを同定する